

컴퓨터구조

* 본 교안에 참고한 일부의 그림은 생능출판사 컴퓨터 구조를 참조하였음.

컴퓨터공학과 이 상 관

제 6주 3.6 기계 명령어의 형식

[예]

연산코드	오퍼랜드
001	00101

- 연산 코드(op -code)
 - CPU가 수행할 연산동작을 지정해 주는 비트
 - 비트 수 = 3이면, 지정될 수 있는 연산동작의 수: $2^3 = 8$ 개
- 오퍼랜드(operand)
 - 연산에 사용될 데이터 또는 그것이 저장되어 있는 기억장치 주소(memory address)
 - 비트 수 = 5 라면, 주소지정(addressing) 할 수 있는 기억 장소의 최대 수: $2^5 = 32$ 개

3.7 프로그램 코드와 데이터의 기억장치 저장

- 프로그램 코드(명령어)와 데이터는 지정된 기억 장소에 저장
- 단어(word) 단위로 저장
 - word: 각 기억 장소에 저장되는 정보의 기본 단위,
CPU에 의해 한 번에 처리될 수 있는 비트의 집합
 - word 길이 : 8비트, 16비트, 32비트, 64비트, 128비트 등
 - 주소지정 단위: word 단위 혹은 byte 단위

3.8 시스템의 구성

3.8.1 CPU와 기억장치의 접속

- 시스템 버스(system bus)
 - CPU와 시스템 내의 다른 요소들 사이에 정보를 교환하는 통로
 - 기본 구성
 - 주소 버스(address bus)
 - 데이터 버스(data bus)
 - 제어 버스(control bus)

시스템 버스

1. 주소 버스(address bus)

- CPU에서 외부(주변장치)로 발생하는 주소 정보 전송 신호선
- 주소 선의 수는 CPU와 접속되는 최대 기억장치 용량 결정

[예] 주소 버스의 비트 수 = 16 비트라면,

최대 $2^{16} = 64K$ 개의 기억 장소들의 주소지정 가능

2. 데이터 버스(data bus)

- CPU가 기억장치 또는 I/O 장치간의 데이터 전송 신호 선
- 데이터 선의 수는 CPU가 한 번에 전송할 수 있는 비트 수를 결정

[예] 데이터 버스 폭 = 32 비트라면,

CPU와 기억장치 간의 데이터 전송은 한 번에 32 비트씩 가능

시스템 버스

3. 제어 버스(control bus)

CPU가 시스템 내의 각종장치들의 동작을 제어하기 위한 신호선

[예]

- 기억장치의 읽기/쓰기(memory read/write) 신호
- 입출력장치의 입력/출력(I/O input/output) 신호
- 인터럽트(interrupt) 신호
- 버스 제어(bus control) 신호

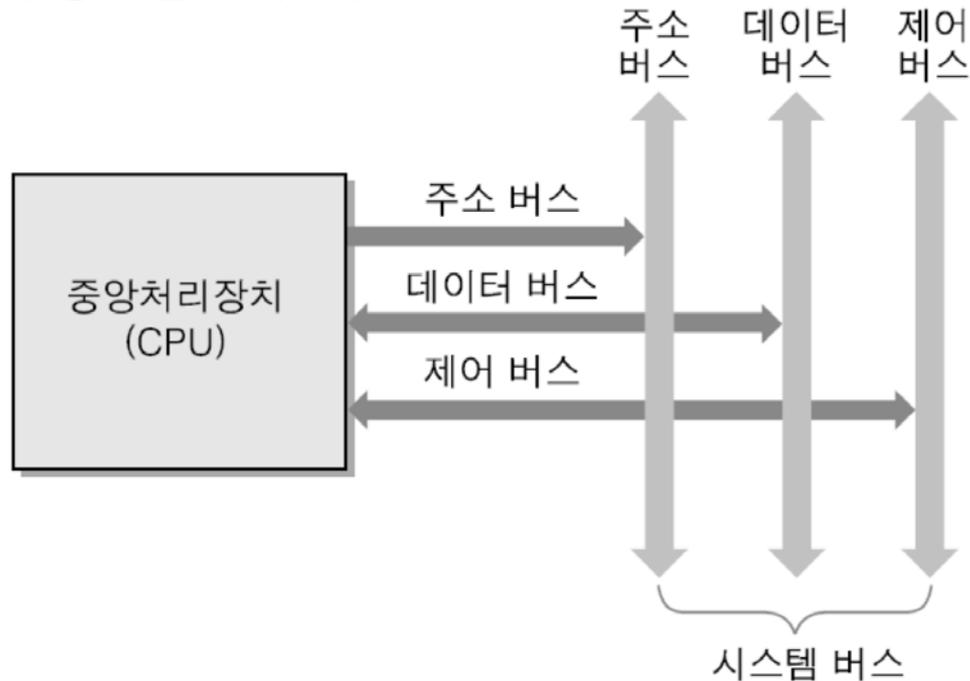
3.8.2 CPU와 시스템 버스 간의 접속

- 주소 버스 : 단방향성(unidirectional)

주소는 CPU로부터 기억장치 혹은 I/O 장치들로 보내지는 정보

- 데이터 버스, 제어 버스 : 양방향성(bidirectional)

읽기와 쓰기 동작을 모두 지원



CPU와 시스템 버스 간의 접속

- 필요한 버스 및 제어신호
 - 주소 버스
 - 데이터 버스
 - 제어 신호: 기억장치 읽기(memory read) 신호,
기억장치 쓰기(memory write) 신호

