

임베디드시스템 기초(#514115)

#8. Digital to Analog Converter

한림대학교
전자공학과 이선우

Contents

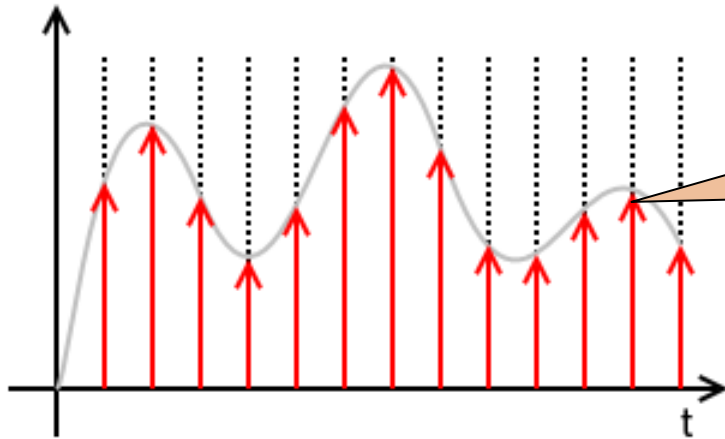
- ▶ Digital-to-Analog Converter
 - ▶ Analog? Digital?
 - ▶ DAC

Digital vs. Analog Signal

DAC

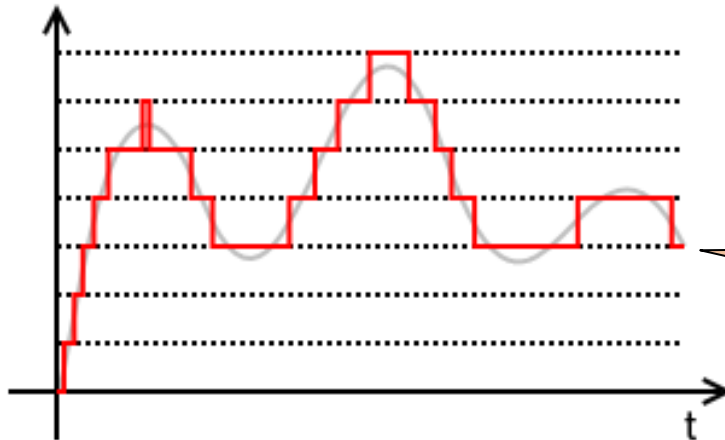
Digital-to-Analog Converter

양자화(Quantization) 개념

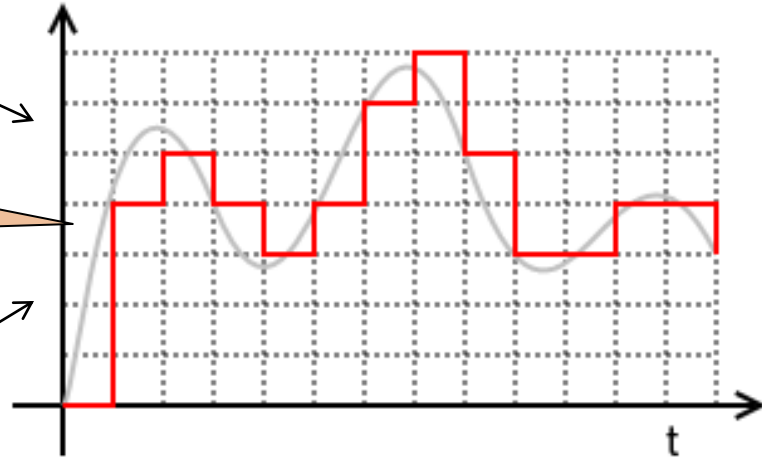


Sampled signal (discrete signal):
discrete time(이산시간), continuous
values(연속 값)

Digital signal: discrete time(이산
시간), discrete values(이산 값)



Quantized signal: continuous
time(연속 시간), discrete values(이산
값)



Digital-to-Analog Converter (DAC or D-to-A)

- ▶ DAC: 디지털 코드(주로 이진수)를 아날로그 신호(전류, 전압, 전하 등)로 변환하는 장치
- ▶ ADC와 반대 역할 수행
- ▶ 주 응용
 - ▶ Audio: 디지털 코드로 저장된 음악 데이터를 아날로그 신호로 변환하여 스피커를 구동할 때 사용. 따라서 모든 디지털음악장치(MP3P, CD player, sound cards etc.)
 - ▶ Video: 대개의 디스플레이 장치는 아날로그 신호를 입력 받음. Ex. RGB 입력, composite 입력 등
- ▶ Types
 - ▶ PWM: the simplest DAC(http://en.wikipedia.org/wiki/Pulse-width_modulation)
 - ▶ Oversampling DAC
 - ▶ R-2R ladder DAC (http://en.wikipedia.org/wiki/Resistor_ladder)

Analog-to-Digital Converter

- ▶ ADC: 아날로그 입력 전압을 디지털 숫자로 바꾸는 장치
 - ▶ 예: 소리 → 디지털 정보 : microphone 이용 공기 진동 → 전압 변화 → ADC 를 통해 일련의 숫자들로 변환
 - ▶ 디지털 멀티 미터: 입력 전압을 숫자로 표시
- ▶ ADC의 종류
 - ▶ Integrating ADC: 내부에 voltage controlled oscillator (VCO)를 가지고 이를 이용함.
 - ▶ Successive-approximation ADC: DAC (digital-to-analog converter) 이용
 - ▶ Flash ADC (parallel ADC): 여러 개의 비교기를 이용함
- ▶ 응용 분야: 거의 모든 센서를 사용하는 곳에 필수적으로 이용됨.
 - ▶ 소리: 마이크로폰 이용
 - ▶ 영상: CCD 등의 센서 이용

DAC/ADC 관련 성능 지표

- ▶ Accuracy(정확도) vs. Precision(정밀도)
 - ▶ Accuracy: 얼마나 참값(true value)과 가까운가?
 - ▶ Ex.
 - ▶ True voltage=1.301V에 대한 측정기 결과
 - ▶ 1.234V($\pm 1\text{mV}$) vs. 1.3V ($\pm 100\text{mV}$)
 - ▶ More precise vs. more accurate
 - ▶ Precision: 출력의 최소 변화(1 bit)에 필요한 입력의 크기. 즉, 작은 변화를 감지하나?
- Resolution (해상도)
 - ADC: 입력 전압을 몇 volt 단위로 나눌 수 있나?
8bit ADC, 입력전압 범위 3V $\rightarrow 3/256$ V 단위
 - DAC: 1bit 크기가 몇 volt가 되나?
8bit DAC, 기준전압=3V $\rightarrow 0x00 = 0\text{V}$, $0x01 = 3/256$ V

MSP430 DAC12 (chap. 29)

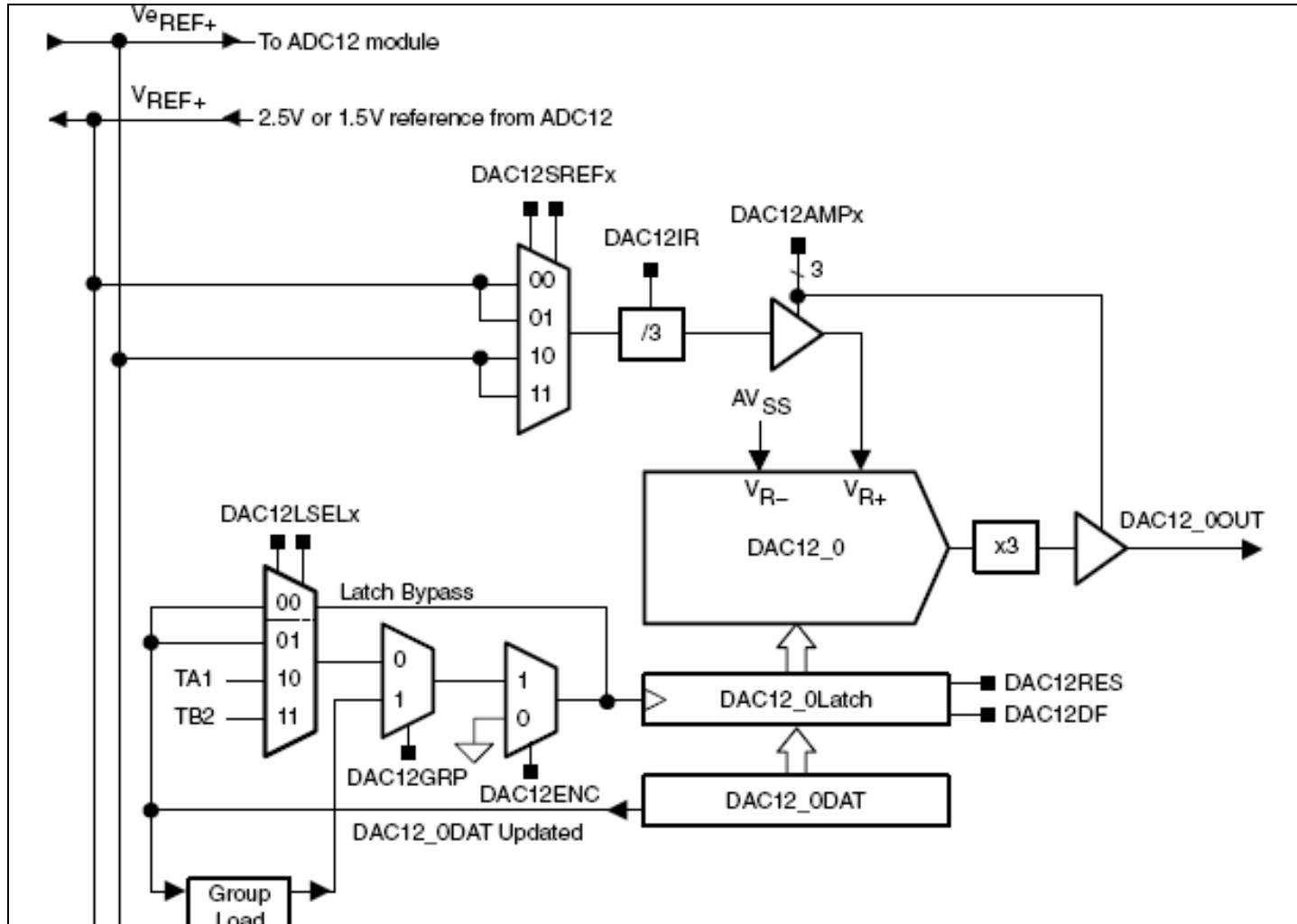
▶ Features

- ▶ 12bit monotonic output
- ▶ 8bit, 12-bit voltage output resolution
- ▶ Programmable settling time vs. power consumption
- ▶ Internal or external reference selection
- ▶ Straight binary or 2s complement data format
- ▶ Self-calibration option for offset correction
- ▶ Synchronized update capability for multiple DAC12s

▶ MSP430FG461x MUC

- ▶ Has two DAC modules: DAC0, DAC1

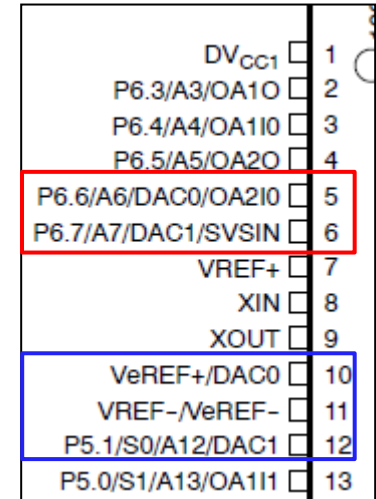
Block diagram



DAC12 Operations

▶ DAC12 Port Selection

- ▶ MSP430FG43x, MSPFG461x 장치들: 2개 DAC12의 출력(DAC0/DAC1)이 P6(P6.6, P6.7)와 VeREF+, P5.1로 multiplexed 되어 있다.
 - ▶ DAC12OPS (DAC12_xCTL[15]) bit = 0 → P6.6, P6.7
 - ▶ DAC12OPS = 1 → VeREF+, P5.1



▶ Reference

- ▶ DAC를 하기 위한 기준 전압
- ▶ 외부/내부 둘 중 하나 선택 가능
 - ▶ FG43x, FG461x devices
 - 외부=VeREF+
 - 내부=ADC12 module에서 공급 받음. 1.2V/2.5V 중 하나

Resolution	DAC12RES	DAC12IR	Output Voltage Formula
12 bit	0	0	$V_{out} = V_{ref} \times 3 \times \frac{DAC12_xDAT}{4096}$
12 bit	0	1	$V_{out} = V_{ref} \times \frac{DAC12_xDAT}{4096}$
8 bit	1	0	$V_{out} = V_{ref} \times 3 \times \frac{DAC12_xDAT}{256}$
8 bit	1	1	$V_{out} = V_{ref} \times \frac{DAC12_xDAT}{256}$

DAC12 Operations

▶ Ref. input & voltage output buffer

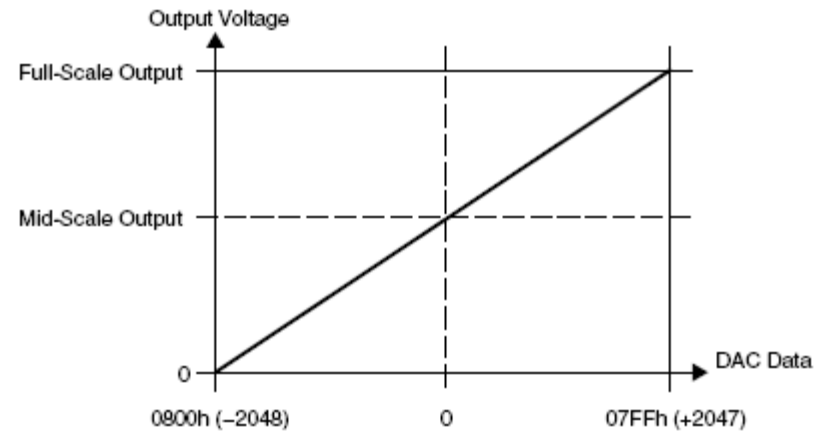
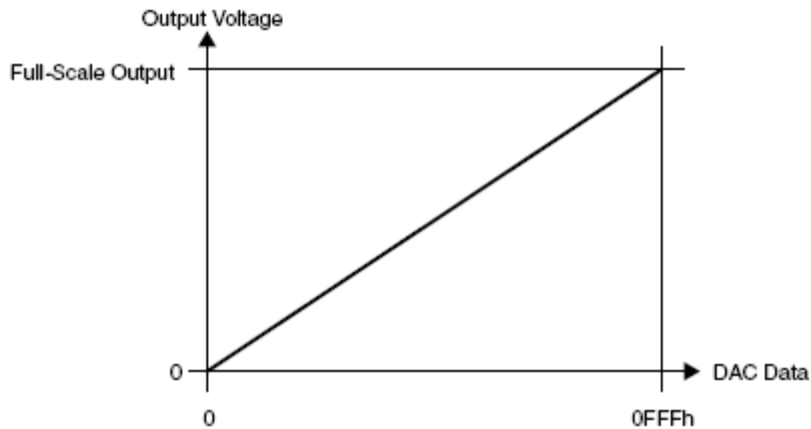
- ▶ 변환을 위해 최적의 정착시간(settling time) 및 소비전력 쌍(pair)을 6 단계로 만들어 놓음.
- ▶ DAC12AMPx bits[7-5]로 선택 사용: low/medium/high speed/current

▶ Updating voltage output

- ▶ 출력 전압이 언제 변하는가에 대한 모듈 동작
- ▶ DAC12_xDAT reg.의 값에 따라 DAC12 출력 전압에 언제 반영되는가는 DAC12LSELx bit에 따라 결정됨.
 - ▶ DAC12LSELx=0 : xDAT reg.가 직접 core에 연결. 새로운 데이터가 xDAT reg.에 쓰이자마자 반영되어 출력 (DAC12ENC bit와는 상관 없음)
 - ▶ DAC12LSELx=1: ENC=1 & xDAT에 데이터 쓰이면 update.
 - ▶ DAC12LSELx=2: Timer_A.OUT1(TA1)의 rising edge에서 update.
 - ▶ DAC12LSELx=3: Timer_B.OUT2(TB2)의 rising edge에서 update.

DAC12 Operations

- ▶ DAC12_xDAT reg. data format
 - ▶ 2가지 종류 데이터 종류 형태 지원
 - ▶ Straight binary: 0~+4095(0xFFF)
 - ▶ 2's complement: -2048 ~ +2047



Control Registers

15	14	13	12	11	10	9	8
DAC12OPS	DAC12SREFx		DAC12RES	DAC12LSELx		DAC12 CALON	DAC12IR
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

7	6	5	4	3	2	1	0
DAC12AMPx		DAC12DF		DAC12IE	DAC12IFG	DAC12ENC	DAC12 GRP
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

Modifiable only when DAC12ENC = 0

DAC12OPS	Bit 15	DAC12 output select MSP430FG43x and MSP430FG461x Devices: 0 DAC12_0 output on P6.6, DAC12_1 output on P6.7 1 DAC12_0 output on VREF+, DAC12_1 output on P5.1 MSP430x42x0 Devices: 0 DAC12_0 output not available external to the device 1 DAC12_0 output available internally and externally.
DAC12 SREFx	Bits 14-13	DAC12 select reference voltage MSP430FG43x and MSP430FG461x Devices: 00 VREF+ 01 VREF+ 10 VREF+ 11 VREF+ MSP430x42x0 Devices: 00 AVCC 01 AVCC 10 VREF (internal from SD16_A or external) 11 VREF (internal from SD16_A or external)
DAC12 RES	Bit 12	DAC12 resolution select 0 12-bit resolution 1 8-bit resolution
DAC12 LSELx	Bits 11-10	DAC12 load select. Selects the load trigger for the DAC12 latch. DAC12ENC must be set for the DAC to update, except when DAC12LSELx = 0. 00 DAC12 latch loads when DAC12_xDAT written (DAC12ENC is ignored) 01 DAC12 latch loads when DAC12_xDAT written, or, when grouped, when all DAC12_xDAT registers in the group have been written. 10 Rising edge of Timer_A.OUT1 (TA1) 11 Rising edge of Timer_B.OUT2 (TB2)

DAC12 CALON	Bit 9	DAC12 calibration on. This bit initiates the DAC12 offset calibration sequence and is automatically reset when the calibration completes. 0 Calibration is not active 1 Initiate calibration/calibration in progress
DAC12IR	Bit 8	DAC12 input range. This bit sets the reference input and voltage output range. 0 DAC12 full-scale output = 3x reference voltage 1 DAC12 full-scale output = 1x reference voltage
DAC12 AMPx	Bits 7-5	DAC12 amplifier setting. These bits select settling time vs. current consumption for the DAC12 input and output amplifiers.

DAC12AMPx	Input Buffer	Output Buffer
000	Off	DAC12 off, output high Z
001	Off	DAC12 off, output 0 V
010	Low speed/current	Low speed/current
011	Low speed/current	Medium speed/current
100	Low speed/current	High speed/current
101	Medium speed/current	Medium speed/current
110	Medium speed/current	High speed/current
111	High speed/current	High speed/current

DAC12DF	Bit 4	DAC12 data format 0 Straight binary 1 2s complement
DAC12IE	Bit 3	DAC12 interrupt enable 0 Disabled 1 Enabled
DAC12IFG	Bit 2	DAC12 Interrupt flag 0 No interrupt pending 1 Interrupt pending
DAC12 ENC	Bit 1	DAC12 enable conversion. This bit enables the DAC12 module when DAC12LSELx > 0, when DAC12LSELx = 0, DAC12ENC is ignored. 0 DAC12 disabled 1 DAC12 enabled
DAC12 GRP	Bit 0	DAC12 group. Groups DAC12_x with the next higher DAC12_x. Not used for DAC12_1 on MSP430FG43x, MSP430x42x0, or MSP430FG461x devices. 0 Not grouped 1 Grouped

Example code: simple DAC output

```
void main(void)
{
    //setup ADC12 for internal Vref
    ADC12CTL0 = REF2_5V + REFON;
    //need some delay
    for(i=0;i<15000;i++);
    //setup for DAC0
    //0000 0001 1010 0010
    DAC12_0CTL = 0x01a2;
    DAC12_0DAT = 0x0666; //1.0V

    //setup for DAC1
    DAC12_1CTL = 0x01a2;
    DAC12_1DAT = 0x0ccc; //2.0V
}
```

- 내부 ref. voltage를 사용하기 위해서는 ADC12 모듈의 이 기능 켜야 함.
- 전압 안정이 되기 위해선 시간이 필요.

- P6.6 이용, 12bit res., 1X Vref, medium speed/current, ENC
- DAC0 출력 전압 = $2.5 * 0x666 / 0xffff = 2.5 * 0.4 = 1.0V$
- DAC1 출력 = $2.5 * 0xccc / 0xffff = 2.5 * 0.8 = 2V$