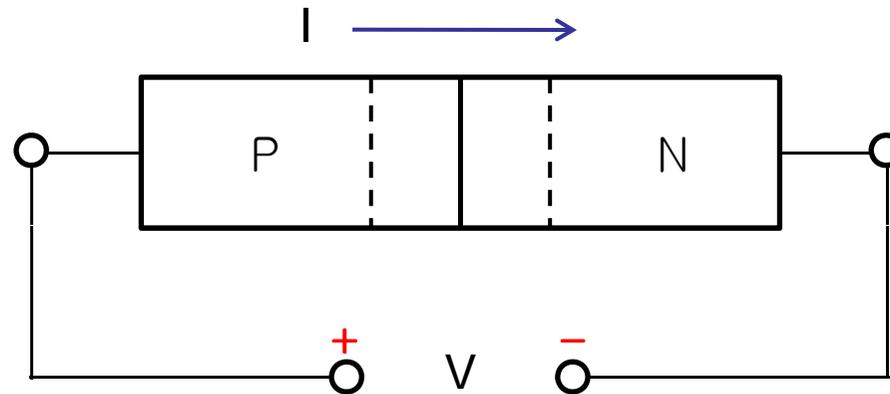
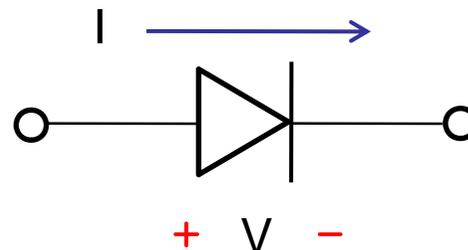


## ◆ 예비 사항

- pn junction의 rectifying 특성  
pn junction의 특성 중 가장 특징적인 점은 바로 **정류(整流, rectifying) 특성**이다.
- pn junction의 rectifying 특성을 이용하는 소자의 명칭이 '**diode**' 이다.
- 전압(V), 전류(I)의 기준 방향



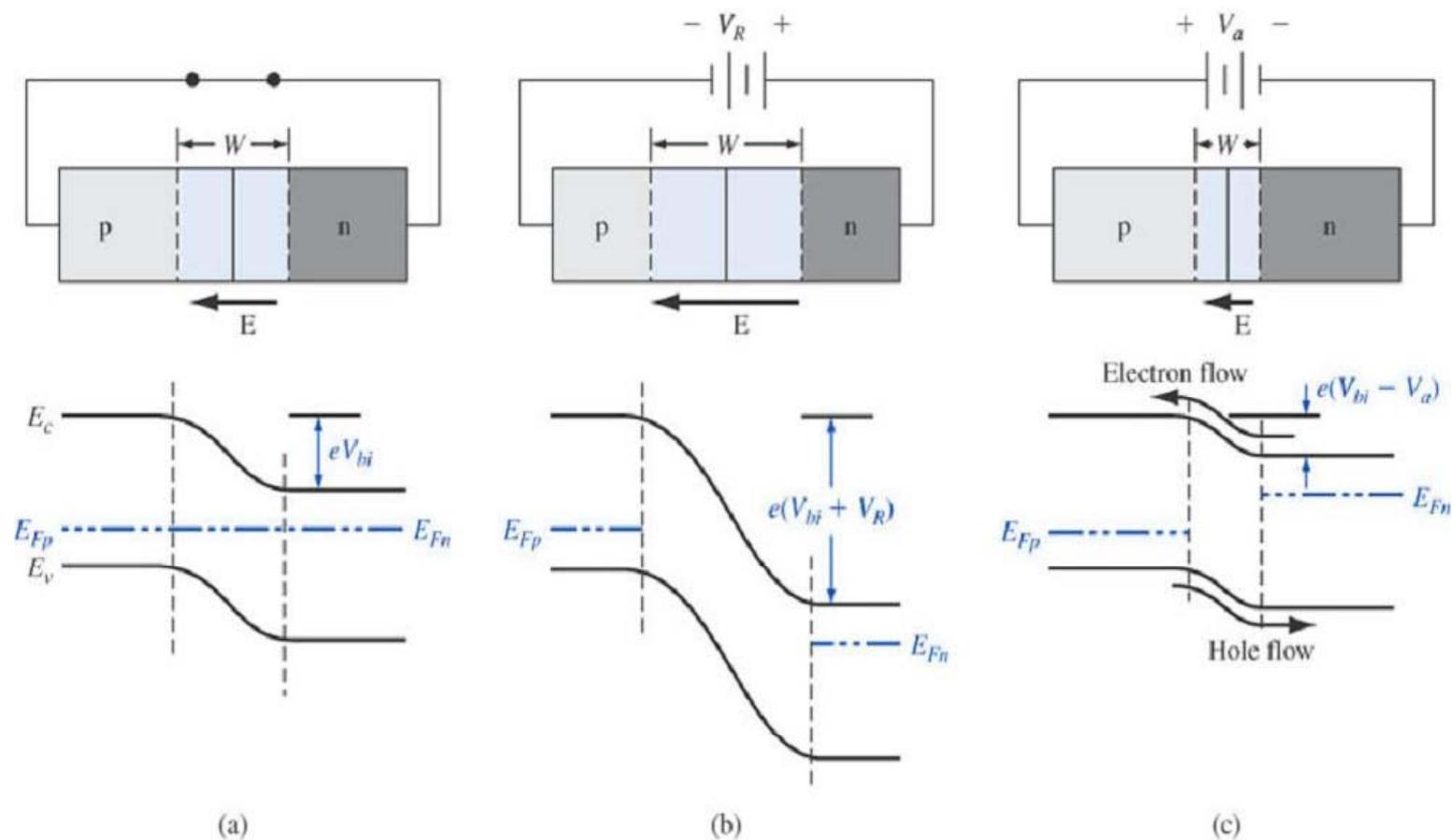
- 회로 심볼



## 8.1 pn 접합 전류

### 8.1.1 pn 접합 내에서의 전하 흐름의 정성적(定性的) 고찰

- ❖ bias 인가 시, pn junction의 물리적 상태 변화



물리량	(a)	(b)	(c)	비 고
bias	0	reverse	forward	
전위 장벽의 높이	-	증 가	감 소	
Fermi level의 위치	같음	어긋남	어긋남	반대 방향
W의 폭	-	증 가	감 소	
최대 전계의 크기	-	증 가	감 소	
carrier의 이동	-	extraction 발생	injection 발생	

## 8.1.2 이상적(理想的, ideal) 전류-전압 관계

❖ pn junction의 이상적 전류-전압 관계를 구하기 위한 기본 가정의 재정리

- ① step junction, depletion approximation(공핍영역, 중성영역)
- ② Maxwell-Boltzmann 근사 적용
- ③ low level injection
- ④ 총 전류는 모든 pn 구조에 걸쳐서 연속이며 일정
  - 각각의  $I_n, I_p$ 는 연속 함수(continuous function)
  - 각각의  $I_n, I_p$ 는 공핍 영역 내에서 일정함

### 8.1.3 경계 조건(boundary condition)

✓ carrier injection

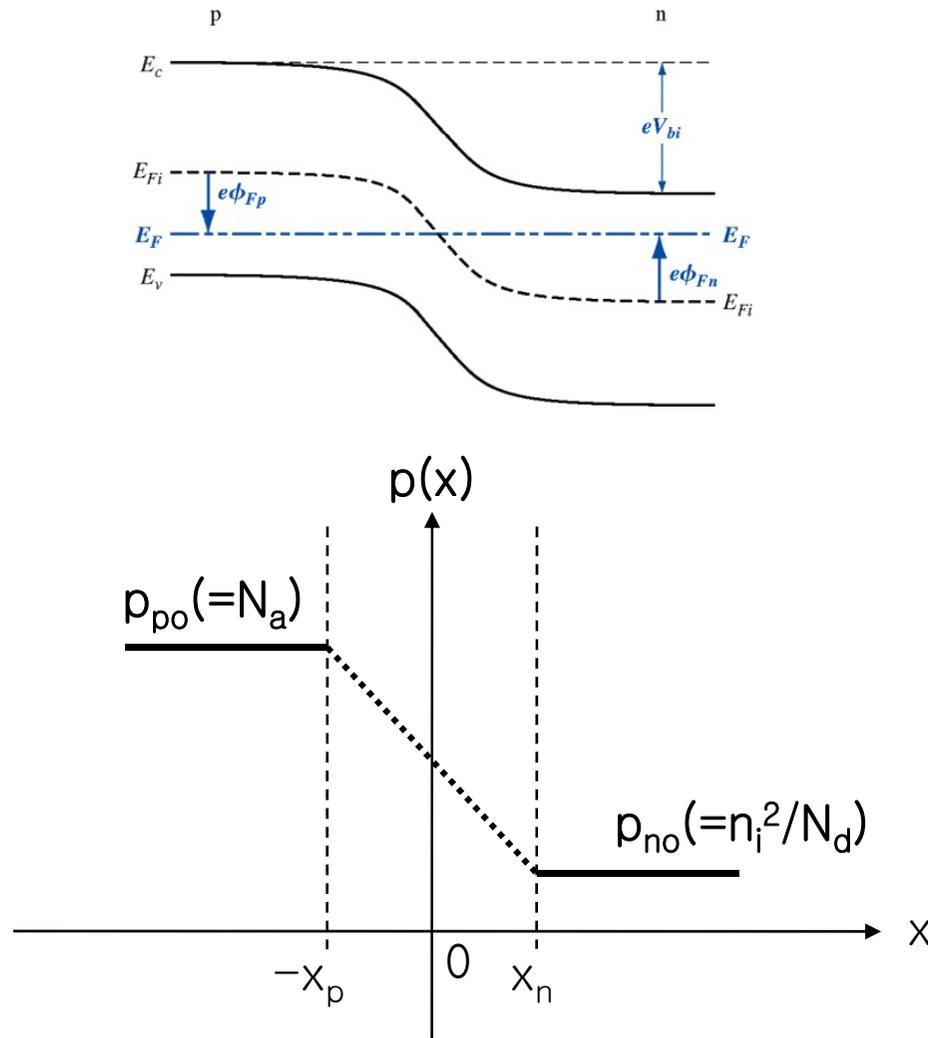
bias(V)가 pn junction 양단에 인가되면 carrier가 상대편 영역으로 넘어가게 된다.  
이것을 “**carrier injection**”이라고 한다.

✓ minority carrier injection

상대편 영역으로 넘어간 carrier들은(N-영역에서 P-영역으로 넘어 온 electron,  
P-영역에서 N-영역으로 넘어 온 hole) 각각 그 영역에 원래 있던 carrier(P-영역의  
hole, N-영역의 electron)에 비해 그 양이 적으므로 minority carrier가 되고,  
따라서 injection 현상은 “**minority carrier injection**”이라고도 한다.

# 8 장 pn 접합 다이오드(diode)

(1) zero bias의 경우(V=0) hole의 분포



$$\begin{cases} p(-x_p) = p_{po} \\ p(x_n) = p_{no} \end{cases}$$

$$V_{bi} = V_t \ln \frac{p_{po}}{p_{no}} \Rightarrow \frac{p_{po}}{p_{no}} = e^{\frac{V_{bi}}{V_t}}$$

단,  $V_t \equiv \frac{kT}{e}$  : thermal voltage

$$\therefore \frac{p(-x_p)}{p(x_n)} = e^{\frac{V_{bi}}{V_t}}$$

✓ electron에 대해서도 같은 방법으로,  $V_{bi} = V_t \ln \frac{n_{no}}{n_{po}} \Rightarrow \frac{n_{no}}{n_{po}} = \frac{n(x_n)}{n(-x_p)} = e^{\frac{V_{bi}}{V_t}}$

(2) bias가 인가된 경우( $V \neq 0$ ) hole의 분포

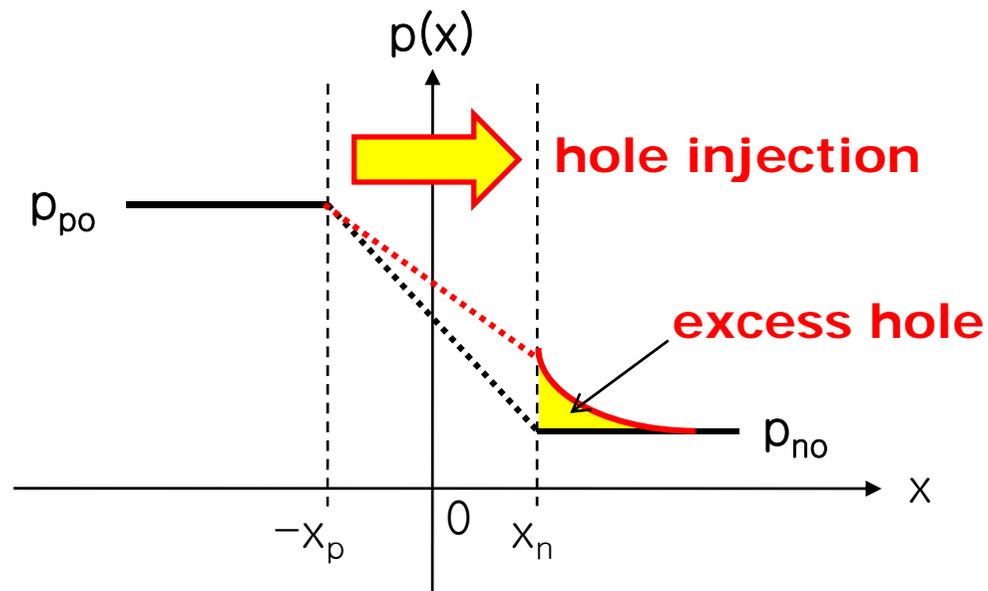
① bias의 영향 : potential barrier의 높이가  $V_{bi} \rightarrow (V_{bi} - V)$ 로 변화

\*. bias에 의해서  $W, x_p, x_n$  크기가 변하지만 carrier concentration의 변화와는 무관하므로 현재의 논의에서는 무시한다.

i) forward bias( $V > 0$ ) 일 때

- .  $V_{bi} > (V_{bi} - V)$  , 즉 barrier 높이가 감소

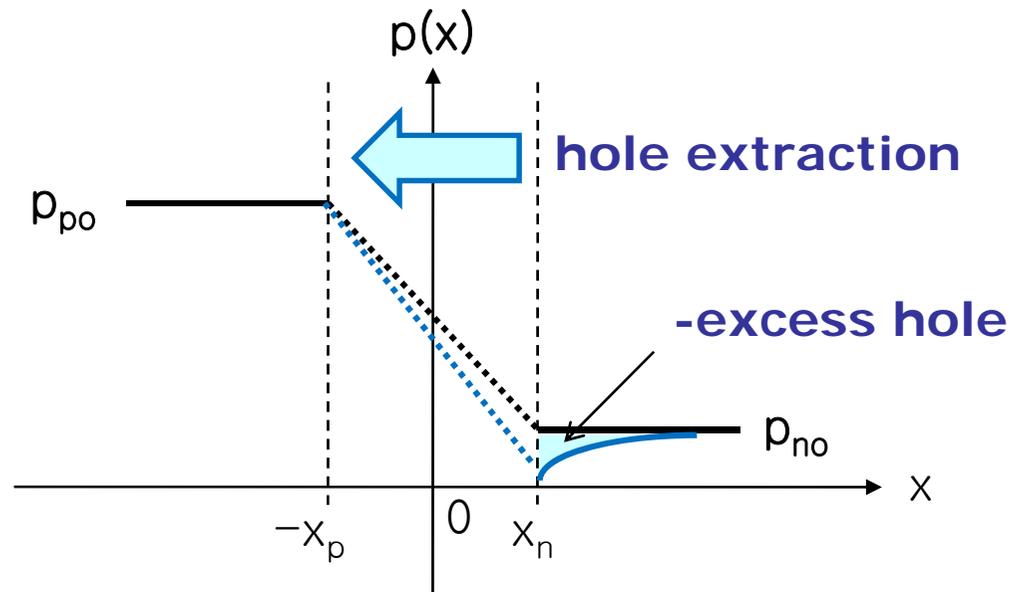
- . p-영역  $\Rightarrow$  n-영역으로 hole이 inject 됨



ii) reverse bias( $V < 0$ ) 일 때

-  $V_{bi} < (V_{bi} - V)$ , 즉 barrier 높이가 증가

- p-영역 ← n-영역으로 hole이 extract 됨



✓ carrier 종류에 따른 injection, extraction의 영향

{ majority carrier : 거의 변화 없음 }  
{ minority carrier : 크게 변함 } “low level injection”

# 8 장 pn 접합 다이오드(diode)

② bias와 carrier concentration의 관계

$$\frac{p(-x_p)}{p(x_n)} = e^{\frac{e(V_{bi}-V)}{kT}} \quad \text{에서,}$$

$$\text{(좌변)} : \frac{p(-x_p)}{p(x_n)} = \frac{p_{po}}{p(x_n)} = \frac{p_{no} e^{\frac{eV_{bi}}{kT}}}{p(x_n)}$$

↑ majority carrier는 거의 변화하지 않음

$$\text{(우변)} : e^{\frac{e(V_{bi}-V)}{kT}} = e^{\frac{eV_{bi}}{kT}} e^{-\frac{eV}{kT}}$$

$$\text{(좌변)} = \text{(우변)} : \frac{p_{no} e^{\frac{eV_{bi}}{kT}}}{p(x_n)} = e^{\frac{eV_{bi}}{kT}} e^{-\frac{eV}{kT}}$$

$$\therefore \frac{p(x_n)}{p_{no}} = e^{\frac{eV}{kT}}$$

$$\left\{ \begin{array}{l} V > 0, \quad p(x_n) > p_{no} : \text{injection (P} \rightarrow \text{N)} \\ V = 0, \quad p(x_n) = p_{no} : \text{equilibrium} \\ V < 0, \quad p(x_n) < p_{no} : \text{extraction (P} \leftarrow \text{N)} \end{array} \right.$$

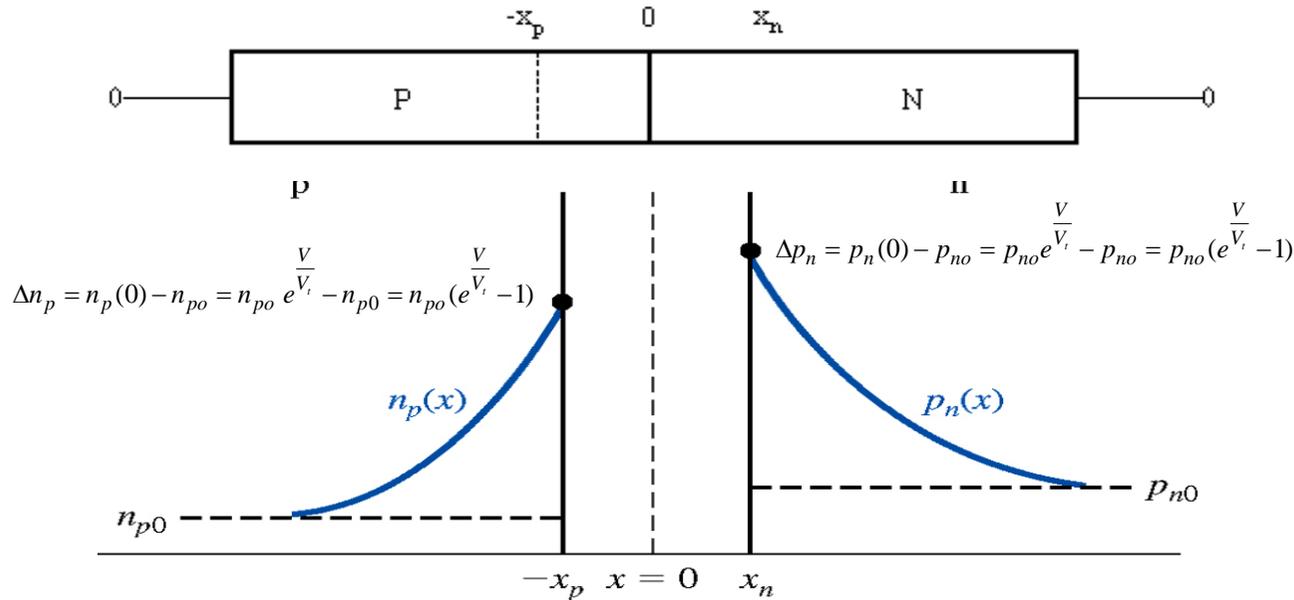
✓ electron으로 고찰하면

$$n(-x_p) = \Delta n_p = n_{po} e^{\frac{eV}{kT}}$$

# 8 장 pn 접합 다이오드(diode)

## 8.1.4 소수캐리어(minority carrier) 분포

✓ injection 결과로 minority carrier 분포가 공간적으로 불균일해짐.



✓ diffusion eq.의 결과부터 excess minority carrier의 공간적인 분포는

$$\delta p_n(x) = p_n(x) - p_{n0} = \Delta p_n e^{-\frac{x_n - x}{L_p}} = p_{n0} (e^{\frac{V}{V_t}} - 1) e^{-\frac{x_n - x}{L_p}}$$

$$\delta n_p(x) = n_p(x) - n_{p0} = \Delta n_p e^{-\frac{x_p + x}{L_n}} = n_{p0} (e^{\frac{V}{V_t}} - 1) e^{-\frac{x_p + x}{L_n}}$$

단,  $L_p^2 = D_p \tau_{p0}$ ,  $L_n^2 = D_n \tau_{n0}$   
(diffusion length)

## 8.1.5 이상적인 pn 접합 전류

i)  $x=x_n$ 에서 hole 전류밀도

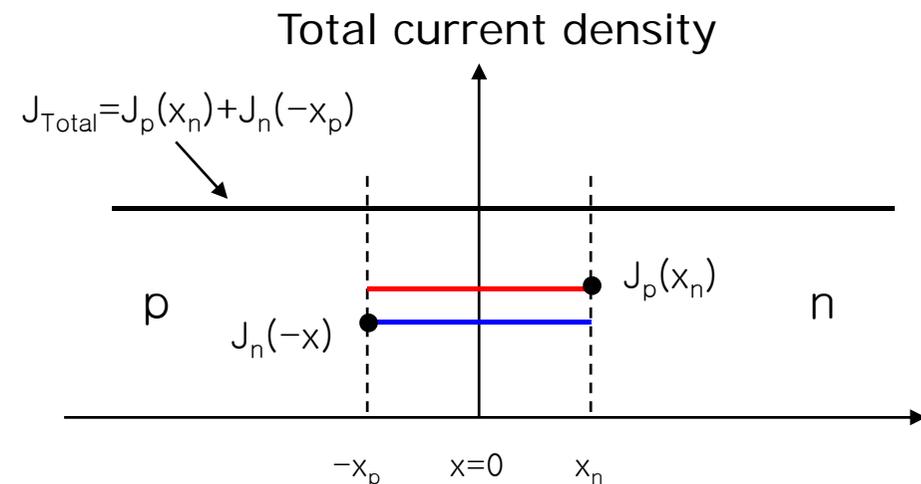
$$J_p(x_n) = -eD_p \left. \frac{dp_n(x)}{dx} \right|_{x=x_n}$$

$$J_p(x_n) = e \frac{D_p}{L_p} p_{no} \left( e^{\frac{V}{V_t}} - 1 \right)$$

ii)  $x=-x_p$ 에서 electron 전류밀도

$$J_n(-x_p) = eD_n \left. \frac{dn_p(x)}{dx} \right|_{x=-x_p}$$

$$J_n(-x_p) = e \frac{D_n}{L_n} n_{po} \left( e^{\frac{V}{V_t}} - 1 \right)$$



## iii) 총 전류밀도

- 각각의 electron 전류와 hole 전류는 공간전하영역에서 일정하다고 가정한다.

(transition region 내에서의 recombination 을 무시)

그러면,  $-x_p$ 에서의 hole 전류는  $x_n$ 에서의 hole 전류,  $J_p(x_n)$ , 와 같다.

- 따라서,  $-x_p$ 에서의 electron 전류와  $x_n$ 에서의 hole 전류를 합하면 전체 전류가 된다.

$$J = J_n(-x_p) + J_p(x_n) = J_s \left( e^{\frac{V}{V_t}} - 1 \right)$$

$$\text{단, } J_s \equiv e \left( \frac{D_p}{L_p} p_{no} + \frac{D_n}{L_n} n_{po} \right) : \text{reverse saturation current density (역포화전류밀도)}$$

## ❖ 총 전류(3차원 구조 고려)

- diode(pn junction)의 단면적이  $A$  일 때,  $I = A \times J$  이므로

$$I = I_s \left( e^{\frac{V}{V_t}} - 1 \right) : \text{diode equation}$$

$$\text{단, } I_s \equiv eA \left( \frac{D_p}{L_p} p_{no} + \frac{D_n}{L_n} n_{po} \right) : \text{reverse saturation current (역포화전류)}$$

# 8 장 pn 접합 다이오드(diode)

❖ pn junction의 기본 I-V 특성에 관한 종합 정리

<1> 수식적 표현

$$I = I_s \left( e^{\frac{V}{V_t}} - 1 \right) \quad : \text{diode equation}$$

①  $V < 0$  일 때(reverse bias) :  $I = -I_s$

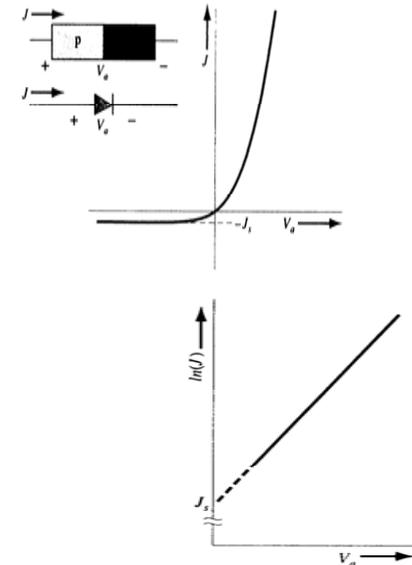
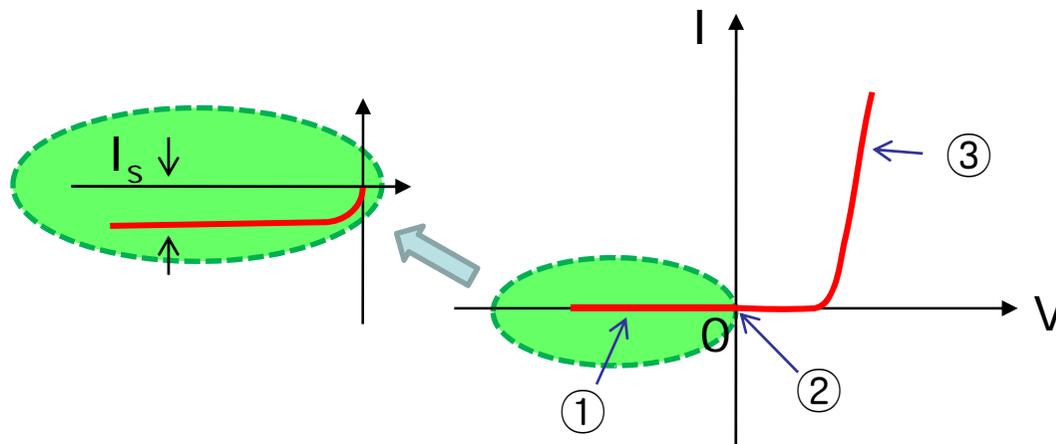
전류는 양단에 인가된 bias의 크기에 무관하게  $N \rightarrow P$ 로 흐르며 그 크기는 일정

②  $V = 0$  일 때(equilibrium) :  $I = 0$

③  $V > 0$  일 때(forward bias) :  $I \cong I_s e^{\frac{V}{V_t}}$

forward bias의 크기에 따라 exponentially 증가하며,  $P \rightarrow N$ 으로 흐름

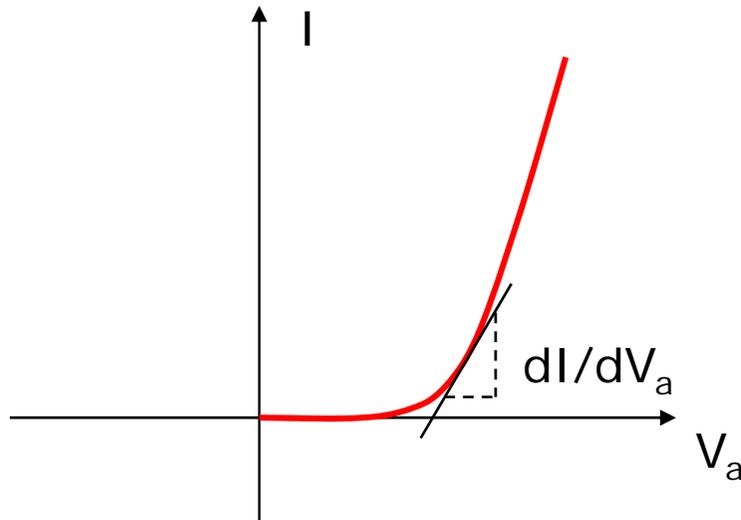
<2> I-V 특성 그래프



## 8.2 pn 접합의 소신호 모델

### 8.2.1 확산저항

(1)  $r_d$  : 확산저항(diffusion resistance)



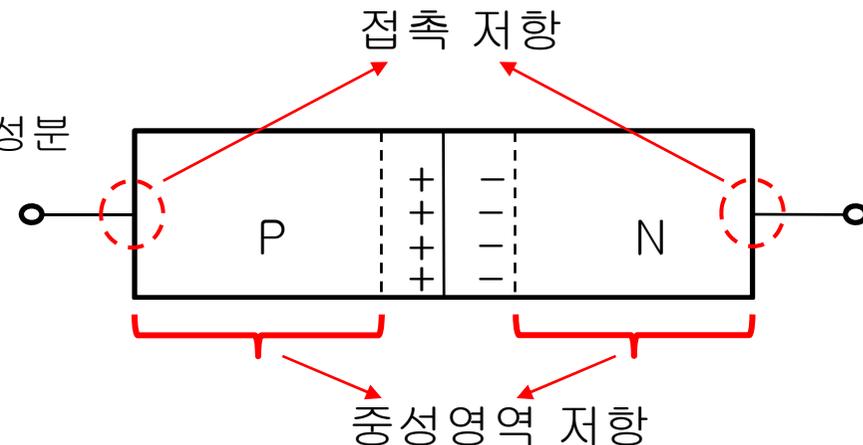
$$r_d = \frac{dV_a}{dI} = \left[ \frac{dI}{dV_a} \right]^{-1}$$

$$I = I_s \left( e^{\frac{eV_a}{kT}} - 1 \right) \cong I_s e^{\frac{eV_a}{kT}}$$

$$\therefore r_d = \frac{kT}{eI} = \frac{V_t}{I}$$

(2)  $r_s$  : 직렬저항(series resistance)

✓ 직렬저항 ⇒ 접촉저항 + 중성영역 저항 성분

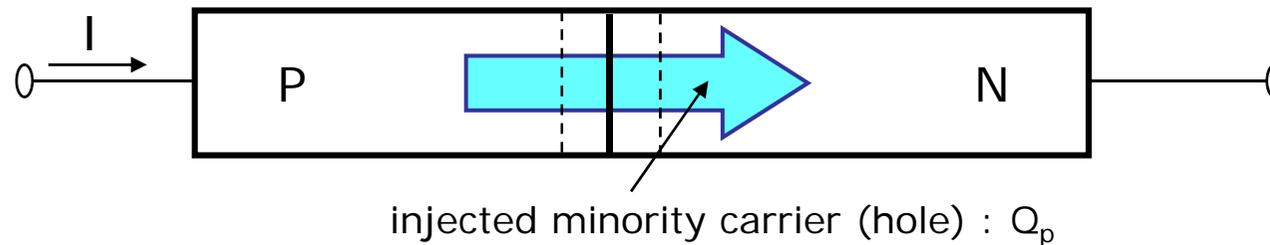


## 8.2.2 소신호 어드미턴스(small signal admittance)

### (1) $C_d$ : 확산 커패시턴스(diffusion capacitance)

- 상대편 영역으로 inject되는 minority carrier에 의한 charge storage effect로 인해서 전류 변화와 전압 변화에 시간차가 생기게 되므로 이에 의한 capacitance
- forward bias 시에 우세하게 나타남
- 'charge storage capacitance' 라고도 함

### (2) $C_d$ 계산



$$C_d \equiv \frac{dQ_p}{dV_a}, \quad Q_p \equiv e A L_p \Delta p_n = e A L_p p_{no} e^{\frac{eV_a}{kT}}$$

$$\therefore C_d \equiv \frac{e^2}{kT} A L_p p_{no} e^{\frac{eV_a}{kT}}$$

한편,

$$Q_p \equiv I \tau_p$$

로 표현할 수 있으므로,

$$\therefore C_d \equiv \frac{e}{kT} I \tau_p$$

이 결과식에서

- ①  $C_d \propto \tau_p$  이므로 minority carrier lifetime을 줄이면  $C_d$  가 감소
- ②  $C_d \propto I$  이므로 전류의 크기가 작을 때  $C_d$  가 작음

\* high speed switching 특성이 좋은 diode ?

# 8 장 pn 접합 다이오드(diode)

## 8.2.3 소신호 등가회로

